

iCore2 双核心板 用户手册

iCore2 Development Board
User Manual

Revision.0

博客 <http://XiaomaGee.cnblogs.com>

淘宝店 <http://i-board.taobao.com>

E.V. Stdio. 2013/06/15

目 录

1.概述	3
2.硬件配置图示	4
3.核心板硬件配置	6
4. ARM 应急下载转接器	8
5. FPGA 应急下载转接器	9
6. 电源与电压基准	10
7. 时钟系统	11
8. 板载 SPI Flash	12
9. 板载 SRAM	13
10. 板载 SDRAM	14
11. FPGA 配置模式	15
12. ARM 外扩 I/O	16
13. FSMC 空间扩展	17
14. FPGA 外扩 I/O	18
15. 其他资源	19
16. 试验底板	20
17. 附图一：包装及底板图	21
18. 附图二：转接板图	22
19. 附图三：与 iTool 合影	23

1.概述

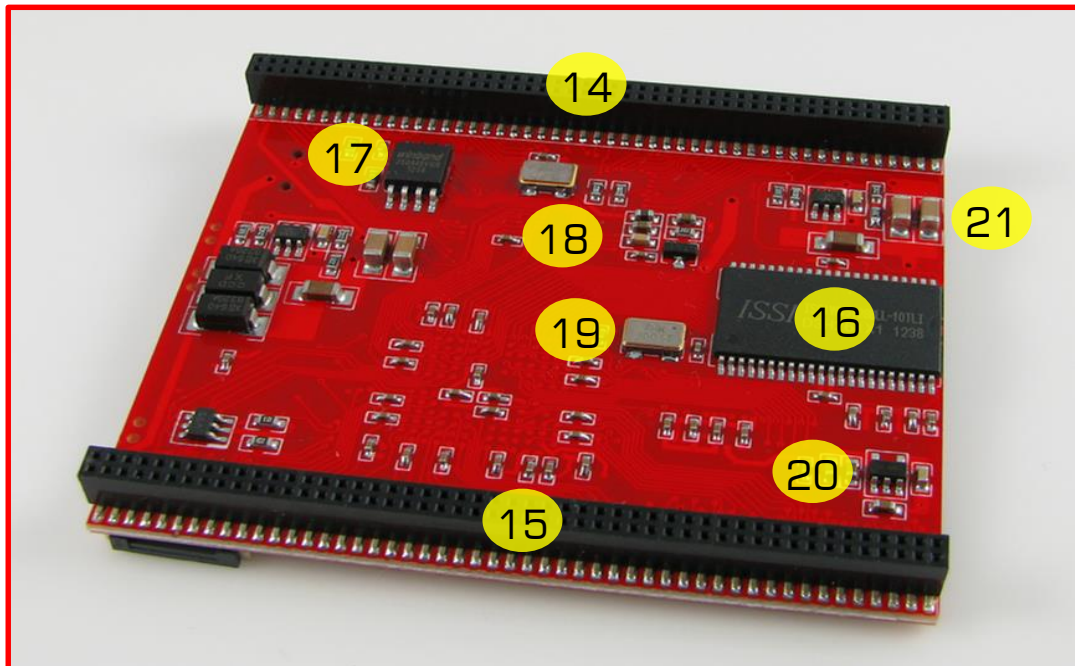
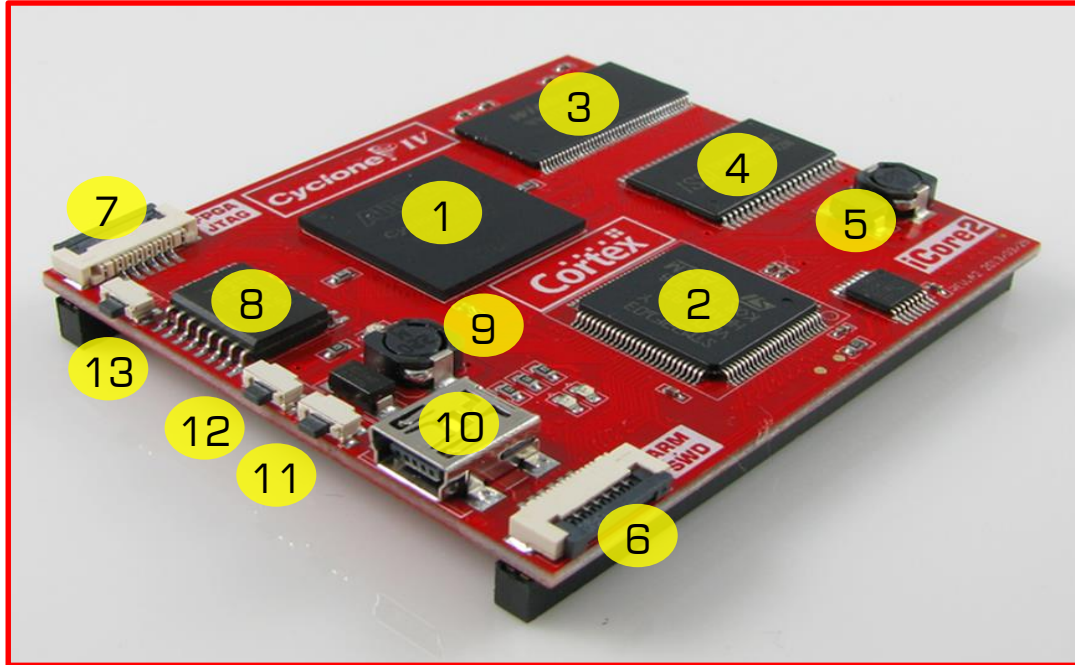
iCore2 是一款包含 ARM / FPGA 两大利器的双核心板。ARM 方面，采用意法半导体高性能的 32 位 Cortex-M3 内核 STM32F103VE 微处理器，主频达 72MHz，并包含丰富外设接口。FPGA 方面，采用最新的 Cyclone™ 四代 FPGA EP4CE10F17C8N。iCore2 分别将 ARM、FPGA 作为主处理器和协处理器，通过并行总线将其有机结合在一起，完成并行事件处理，使其优势互补、协同工作，更能发挥嵌入式系统中两种不同核心器件的优势。

它既高度集成、又不臃肿，是电子工程师不可多得的研究利器，更是承载电子工程师无限创意的平台。



iCore2 双核心板实物图

2. 硬件配置图示



1. FPGA EP4CE10F17C8N
2. ARM STM32F103VET6
3. SDRAM W9812G2IH
4. SRAM IS61WV5128BLL-10
5. 1.2V 电源
6. ARM SWD 应急下载口
7. FPGA SWD 应急下载口
8. EPCS64
9. 3.3V 电源
10. Mini USB 口
11. ARM 复位按键
12. ARM 独立按键
13. FPGA 重配置按键
14. 50X2P ARM 扩展 I/O
15. 50X2P FPGA 扩展 I/O
16. SRAM IS61WV5128BLL-10
17. W25Q64 8M flash
18. 8M 有源晶振
19. 25M 有源晶振
20. 1.2V 电源
21. 2.5V 电源

3.核心板硬件配置

表一：核心板硬件配置

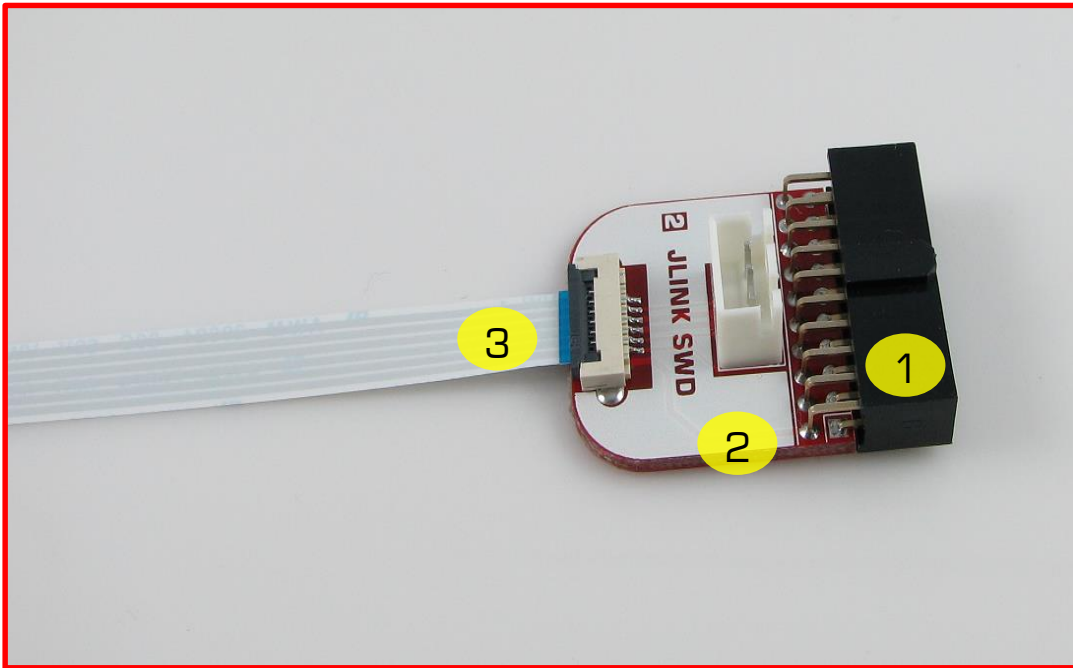
类别	名称	特性
ARM 相关	型号	STM32F103VET6
	封装	TQFP100
	主频	72MHz
	FLASH	512KHz
	RAM	64K
	FMSC	1 个
	通用定时器	4 个
	高级定时器	2 个
	基本定时器	2 个
	SPI 接口	3 个
	I2C 接口	2 个
	USART 和 UART	3 + 2 个
	USB Full Speed	1 个
	CAN	1 个
	12 位 ADC	3 个 16 通道
	12 位 DAC	2 个
	GPIO	80 个
	下载口	板载应急 SWD 口
	FPGA 相关	型号
封装		BGA256
M9K 存储器块		46
M9K 总存储容量		414Kbit
18x18 乘法器		23 个
PLL		2 个
I/O 数量		179 个
配置芯片		EPCS64 (容量 64Mbit 即 8Mbyte)
下载口		板载应急 JTAG 下载

续表一：核心板硬件配置

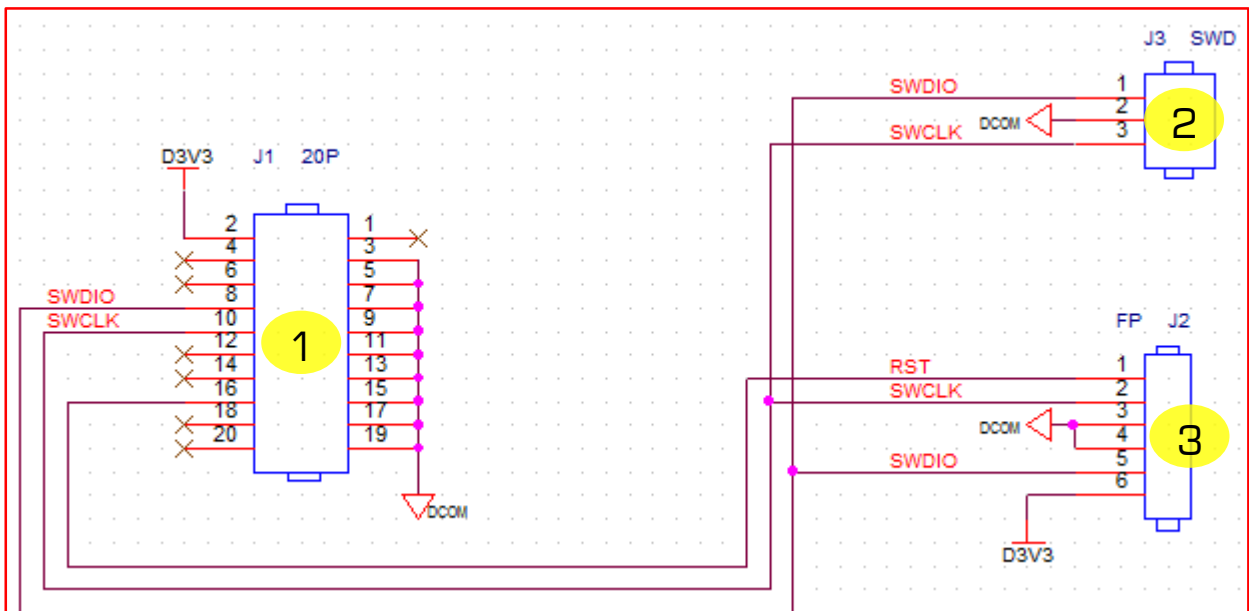
类别	名称	特性
时钟	ARM 时钟	8M 有源晶振
	FPGA 时钟一	25M 有源晶振
	FPGA 时钟二	8M 有源晶振，与 ARM 共享
存储扩展	FPGA 外扩 SDRAM	W9812G2IH-6 32 位宽 16M 字节容量
	FPGA 外扩 SRAM	两片 IS61WV5128BLL-10TLI 两片组合成 16 位 1M 字节容量
	FPGA 配置芯片	EPCS64 8M 字节容量
	ARM 外扩 SPI Flash	W25Q64 8M 字节容量
电源系统	输入特征	扩展与 USB 口双输入口 5~12V 宽电压范围
	3.3V	MP2359 1.2A BUCK 芯片
	2.5V	RT9193-25B 低压差 LDO
	1.2V	MP2359 1.2A BUCK 芯片
	电压基准	TL431A 2.5V 基准
扩展性能	ARM IO	72 个 (含 FSMC 总线 24 个)
	FPGA IO	80 个 (含与 SDRAM 共享 26 个)
	ARM FSMC 总线空间	CS1~CS3 三个片选空间
其他	USB 接口	(含 FSMC 总线 24 个)
	LED	ARM / FPGA 各一
	按键	FPGA 重加载、ARM 复位、ARM 独立按键

4. ARM 应急下载转接器

为了在方便性与占用面积之间取得平衡，我们同样也设计了一款 ARM SWD 应急下载口转接器，方便为 iCore2 核心板上 STM32 下载程序。应急转接器一共包含三个接口，其中：

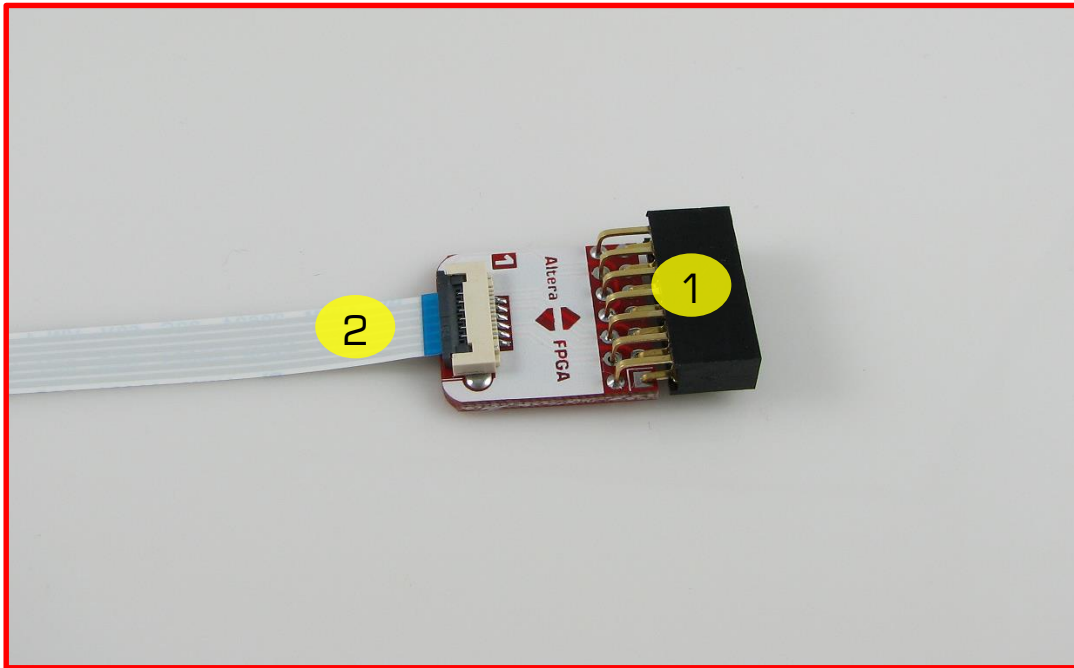


1. 20p 排母可以连接普通 20p jLink / uLink 仿真器。
2. 3p xh2.54 底座用于连接本店 JLINK ARM-OB 或者 STLINK/V2。
3. 6p FPC 连接器与排线，用于连接核心板，其中排线触点一面朝下，蓝色一面朝上，FPC 为翻盖式，由于此连接器微小、精密，**操作时要小心、用力要轻。**

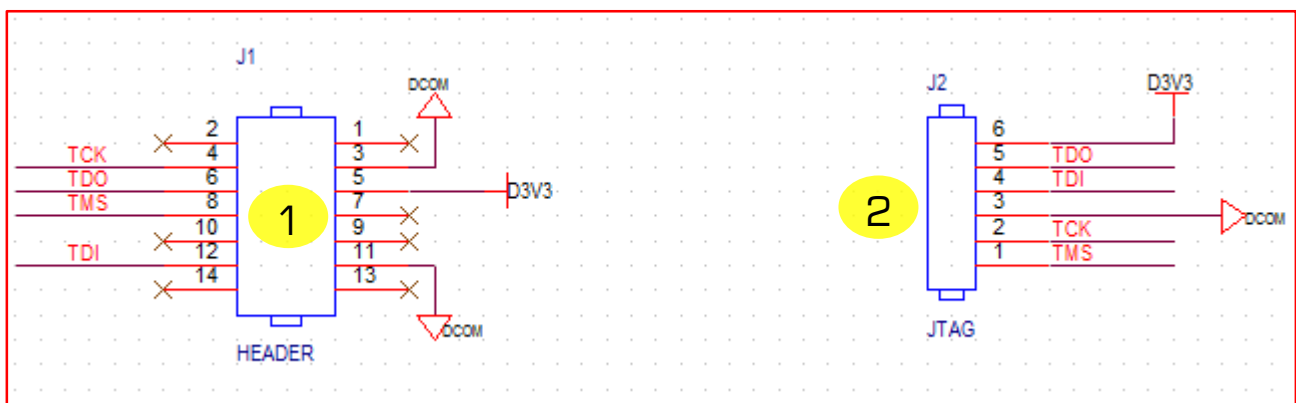


5. FPGA 应急下载转接器

为了在方便性与占用面积之间取得平衡，我们同样也设计了一款 FPGA JTAG 应急下载口转接器，方便为 iCore2 核心板上 FPGA 下载程序。应急转接器一共包含两个接口，其中：



1. 10p 排母可以连接普通 USB Blaster 下载器。由于没有防呆装置，连接时注意正面与 USB Blaster 正面对应，千万不可接反。
2. 6p FPC 连接器与排线，用于连接核心板，其中排线触点一面朝下，蓝色一面朝上，FPC 为翻盖式，由于此连接器微小、精密，**操作时要小心、用力要轻。**



6. 电源与电压基准

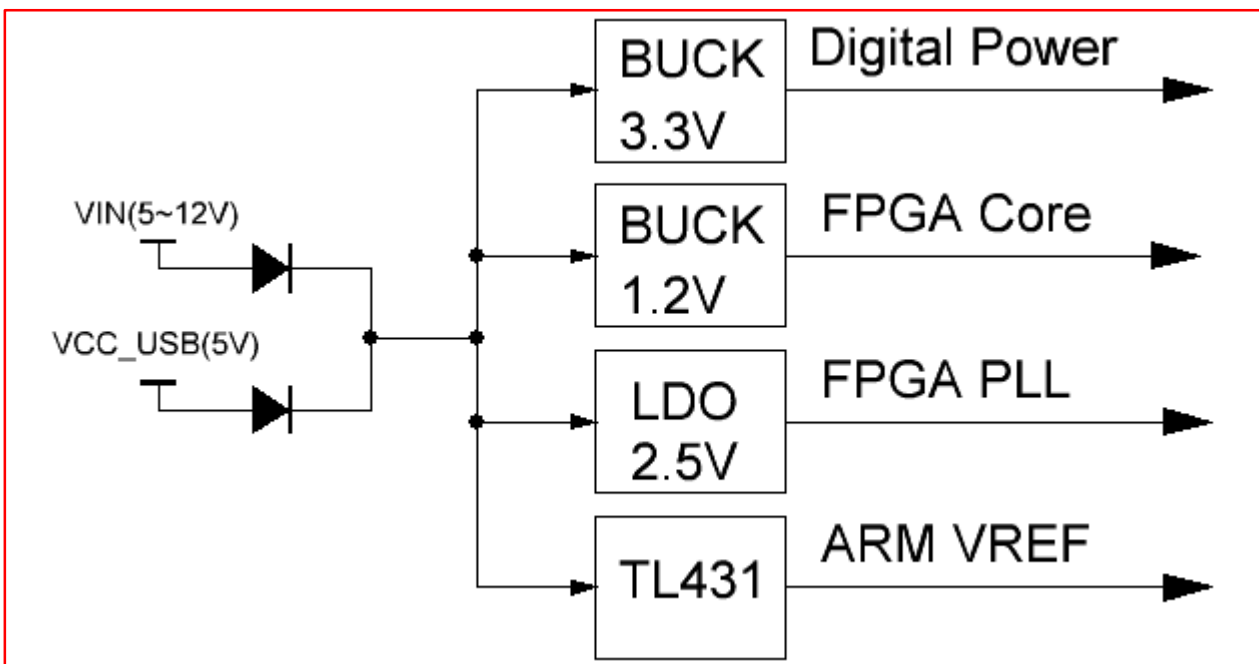
考虑到方便与实用性，iCore2 采用双输入供电系统，用户可以通过 USB 接口供电 (5V) 或者扩展排针供电方式 (VIN, 5~12V)，而且两个可以共存。系统虽小，但 iCore2 对电源的数量、质量要求较高。兼顾电源效率、性能，我们采用下面四个方面为系统供电与提供基准。

1、数字电源：数字电源输出为 3.3V，采用高效率的 BUCK 电路，为 ARM / FPGA / SDRAM / SRAM 等供电。BUCK 芯片输出能力为 1.2A，远远大于系统所需电流。

2、FPGA 内核电源：FPGA 内核采用 1.2V 供电，同样采用高效率的 BUCK 电路。

3、FPGA PLL 电源：FPGA PLL 内部含有大量模拟电路，为了保证 PLL 的性能，我们采用 LDO 为 PLL 提供模拟电源，此电源部分输出为 2.5V。

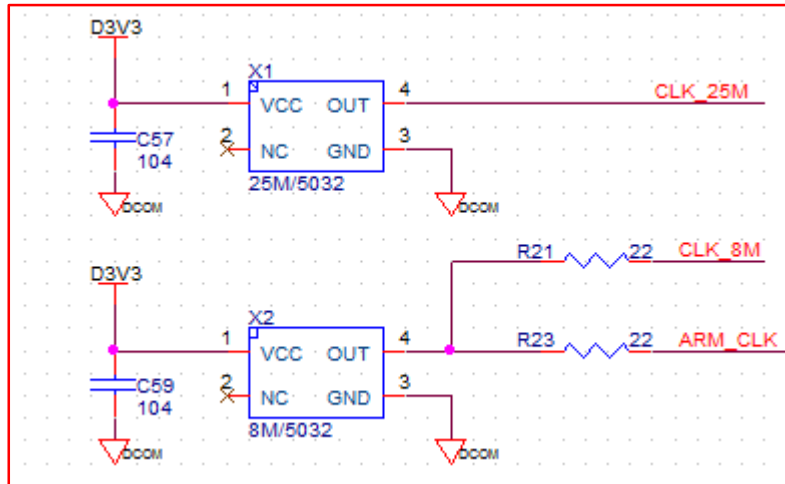
4、ARM 模拟电压基准：STM32F103VE 提供独立的模拟电压基准，为片上 ADC / DAC 提供基准电压，这里我们采用 TL431 产生 2.5V 基准，供 ADC / DAC 使用。



iCore2 电源与电压基准系统框图

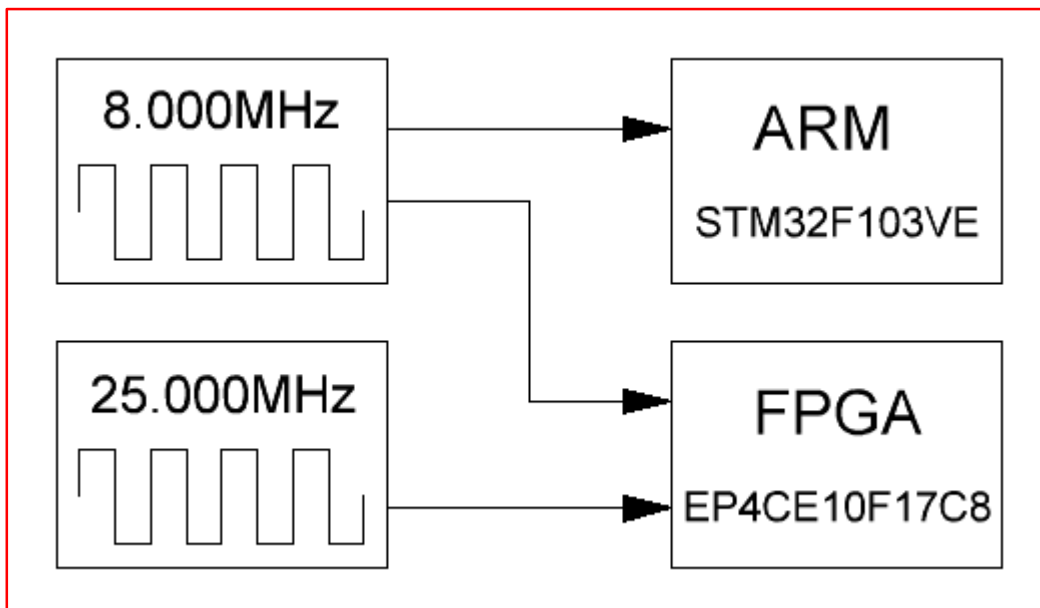
7. 时钟系统

iCore2 核心板包含两个独立的有源晶振时钟，分别为 8M 和 25MHz。其原理图如下图所示。



iCore2 时钟系统原理图

有源晶振保证了 ARM 与 FPGA 运行的可靠性与时钟的抗干扰性，而 FPGA 输入两个不同频率的时钟，这样更能完成复杂时序对时钟的要求。两个有源晶振与 ARM / FPGA 连接示意图如下图所示。

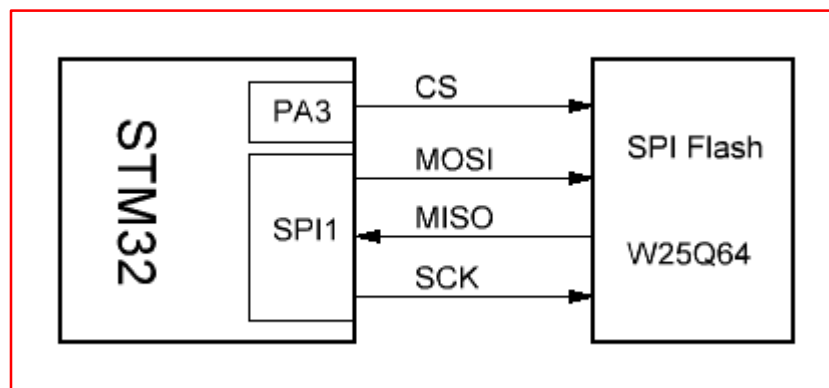


iCore2 时钟系统框图

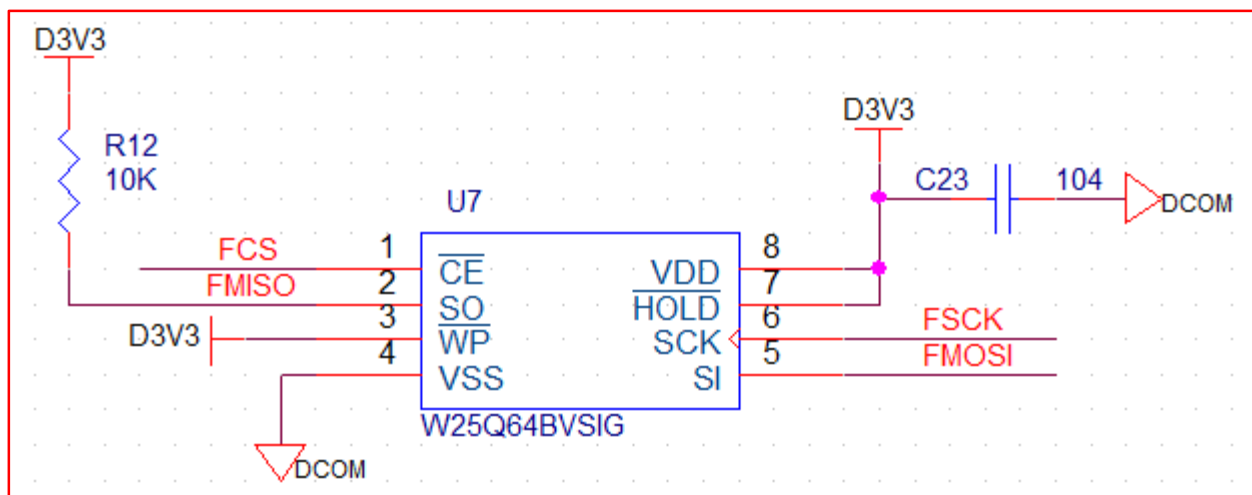
8. 板载 SPI Flash

iCore2 板载一片 SPI Flash，用于存储数据、配置文件、字库等等。型号为 W25Q64，容量为 8M 字节。其扇区为 4096 大小，共有 2048 扇区。软件上，我们使用 Fatfs 软件包作为 SPI Flash 底层管理，通过 USB 接口，我们可以把 SPI Flash 虚拟成 U 盘，这样便于通过计算机对文件进行管理。

iCore2 SPI Flash 连接示意图和原理图如下图所示。



SPI Flash 连接示意框图



SPI Flash 原理图

9. 板载 SRAM

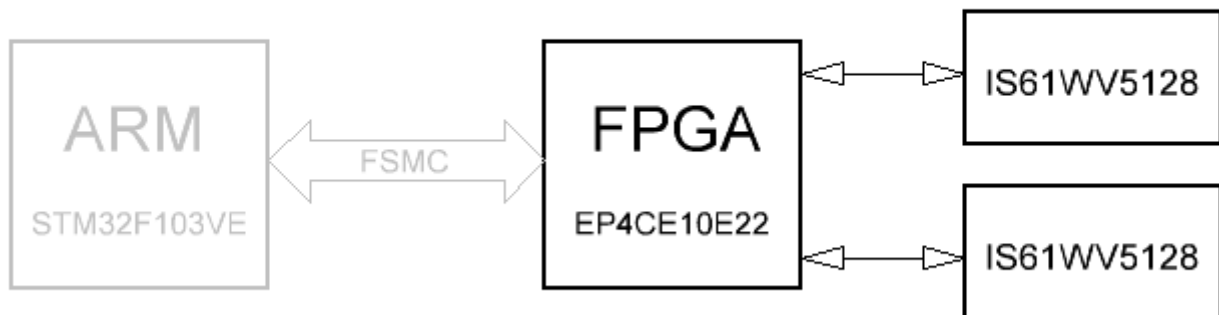
iCore2 板载两片 SRAM，用于数据缓存，其型号为 IS61WV5128。单片容量为 512K 字节、8 位，两片组合成 1M 字节、16 位。两片 SRAM 均连接于 FPGA 上。SRAM 具有接口简单、速度高等优点，但其价格较高。

iCore2 系统中，SRAM 有两种工作模式。

模式 1：直接通过 FPGA 驱动。这种模式下，SRAM 可作为 FPGA 控制的缓存用，用于诸如数据采集缓冲等应用领域。

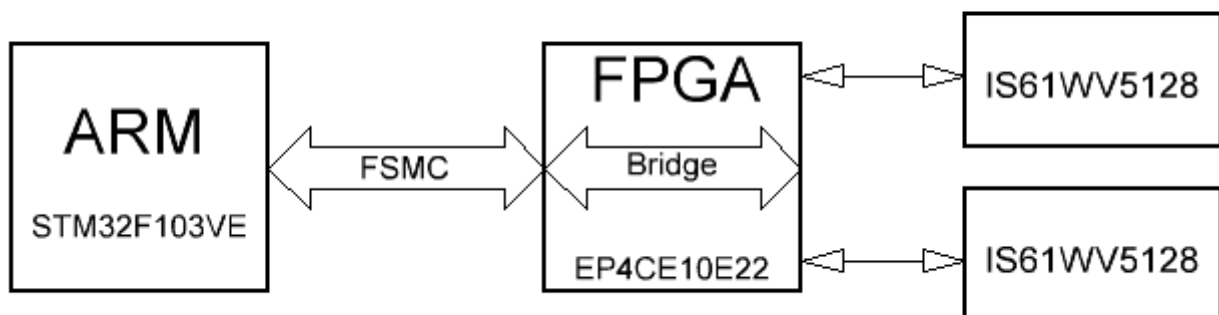
模式 2：通过 FPGA 桥接，SRAM 连接到 STM32 的 FSMC 总线上。这种模式下，SRAM 即为 STM32 扩展的存储器。具体应用，请参考 iCore2 软件包相应的例子。

MODE 1



SRAM 工作模式 1

MODE 2



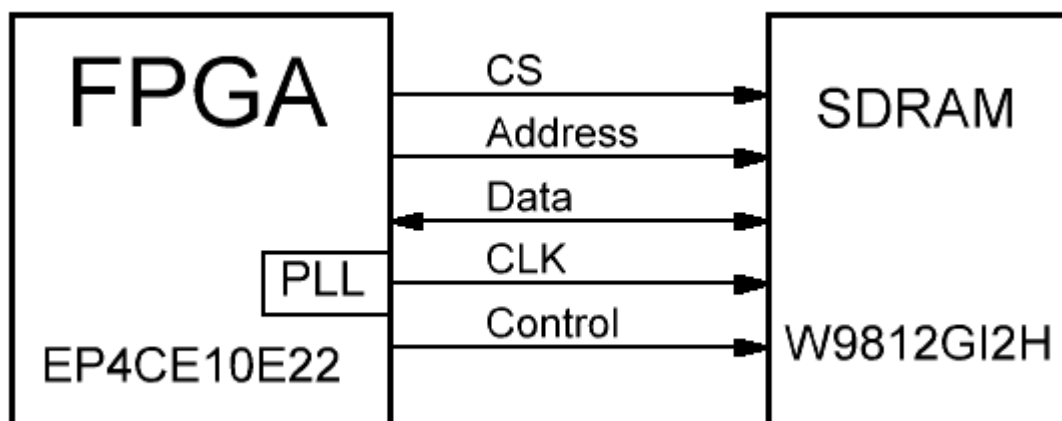
SRAM 工作模式 2

10. 板载 SDRAM

iCore2 板载一片 SDRAM，其型号为 W9812G2IH，我们可以把此 SDRAM 作为数据缓存用，也可以内建 NIOSII 软核，SDRAM 作为它的主存储器。此 SDRAM 显著的优点为容量大、数据带宽宽（32 位，一般市面上为 16 位宽度），但其驱动复杂，用起来较难。

SDRAM 具体指标如下表所示。

型号	W9812G2IH-6
容量	1M X 4 BANKS X 32bit = 16M Byte
BANK	4 BANKS
数据宽度	32bit
封装	TSOP II – 86 PIN
速度	166MHz
电压范围	2.7~3.6V



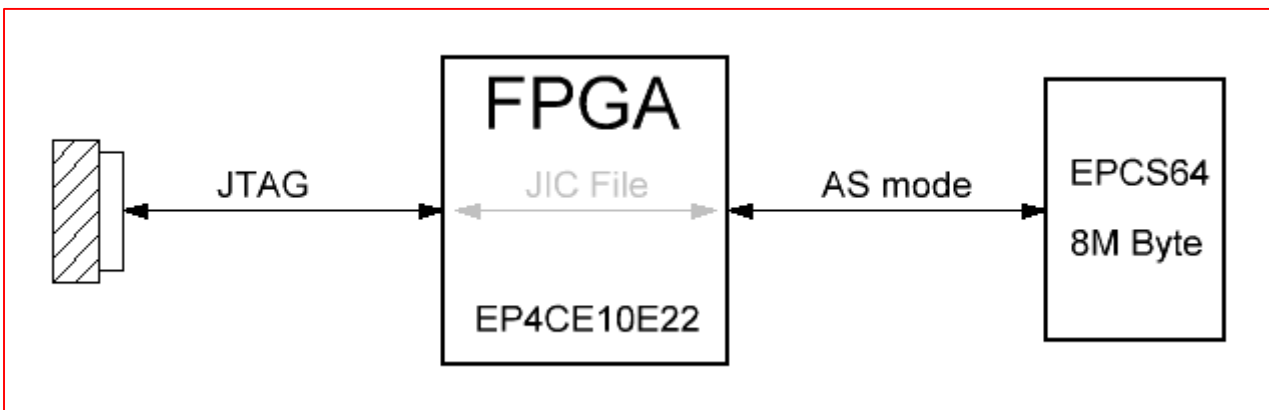
SDRAM 与 FPGA 连接示意图

11. FPGA 配置模式

iCore2 板载 FPGA 为 SRAM 结构，所以其上电时必须加载固件才能运行。有两种方法把固件加载到 FPGA 内的 SRAM 中。

第一种：通过 JTAG 模式，利用 USB Blaster 下载器下载到 FPGA 中，这种模式操作方便，但掉电丢失。一般用于调试过程中。

第二种：通过板载 EPCS64 主动配置器件，上电时，通过 AS 模式把存储于 EPCS64 内的代码加载到 FPGA 中去。



FPGA 配置模式示意图

这里还需要了解的是，如果通过 JTAG，把固件固化到 EPCS64 中。我们通过以下两步完成。

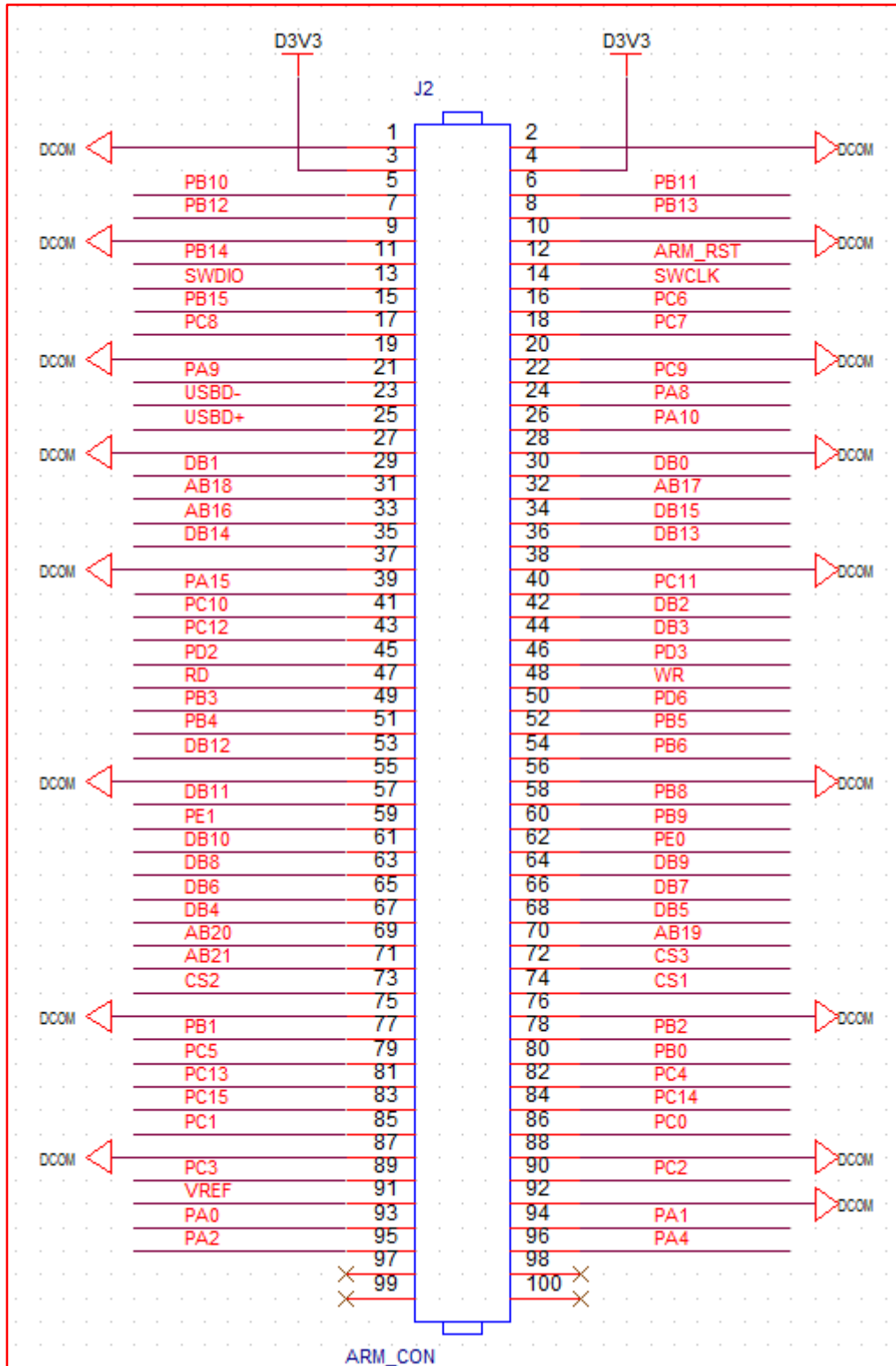
第一步：通过 QuartusII 内置的转换软件把 SOF 文件转换成 JIC 文件。

第二步：通过 JTAG 接口，把 JIC 文件，下载到 EPCS64 中去。这样即使掉电，我们也不用担心 FPGA 内固件的加载问题了。

若系统中使用 NIOSII 处理器，我们同样可以把 NIOSII 软件代码目标文件存储在 EPCS 内，具体方法这里就不介绍了。

12. ARM 外扩 I/O

iCore2 板载 ARM 处理器资源众多，除板内与 FPGA 连接之外，ARM 亦扩展了若干 I/O 供用户使用，其中包含 FSMC 总线扩展，原理图如下图所示。

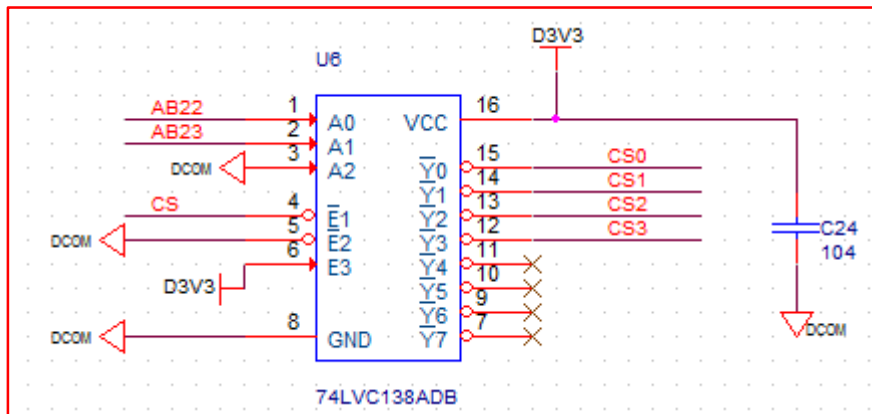


13. FSMC 空间扩展

FSMC (Flexible Static Memory Controller, 可变静态存储控制器) 其实就是 STM32 外部总线扩展, 可以连接 SRAM / FLASH 以及具有外部总线特性的外设。

iCore2 使用地址空间译码技术, 扩展出来 4 个片选空间, 即 CS0~CS3, 其中 CS0 连接到 FPGA 了, CS1~CS3 三个片选空间外接。FSMC 需要的引脚为:

- CS1~CS3: 三个独立的片选空间;
- WR: 写使能, 低电平有效;
- RD: 读使能, 低电平有效;
- DB[15:0]: 16 位数据线;
- AB[21:16]: 6 位地址线;
- NADV: 地址锁存信号, 此信号仅与 FPGA 相连。



地址译码器

CS1~CS3 的基地址空间分别为:

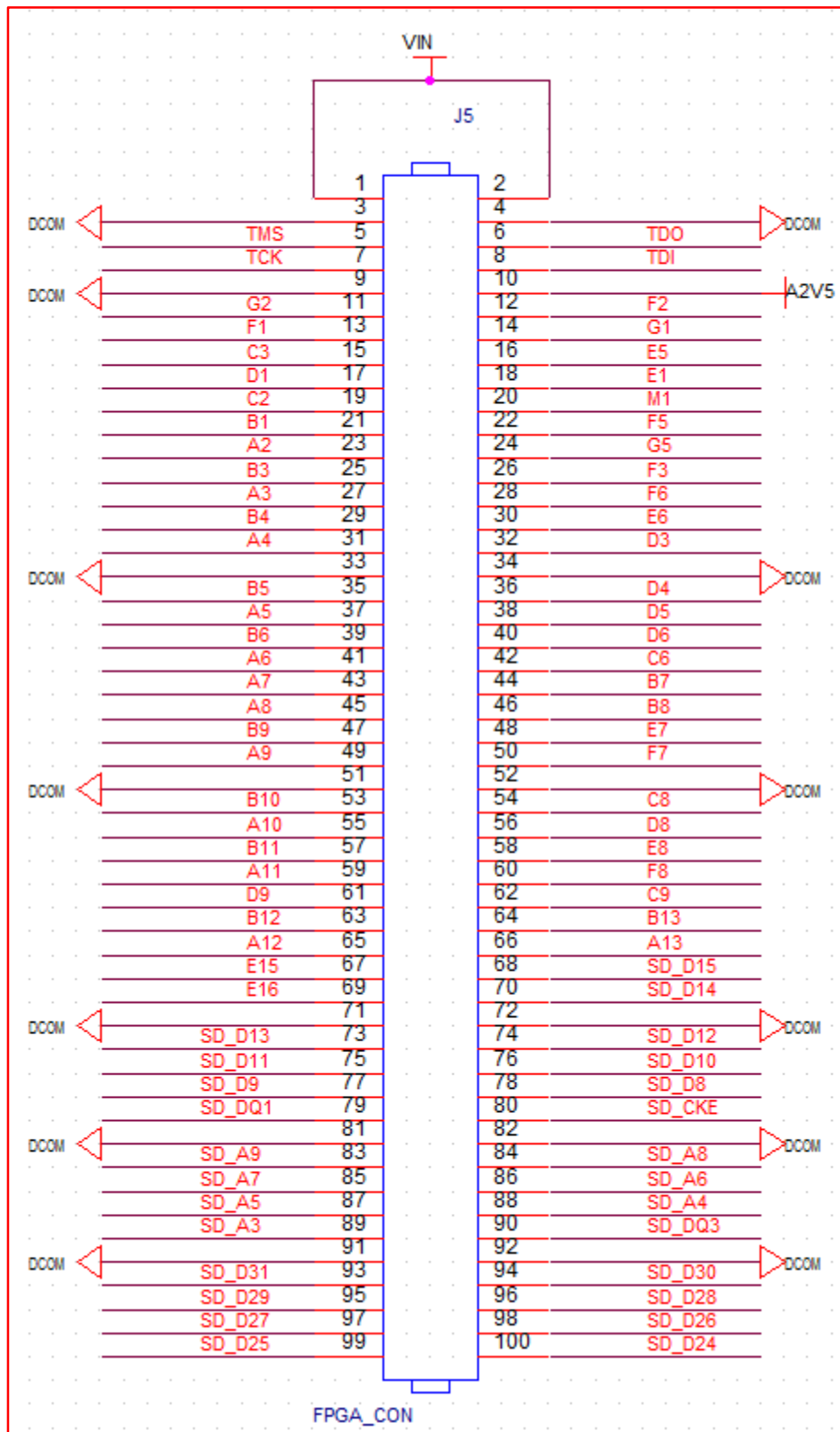
CS1 : (0x60000000 + (1 << 23))

CS2 : (0x60000000 + (2 << 23))

CS3 : (0x60000000 + (3 << 23))

14. FPGA 外扩 I/O

iCore2 板载 FPGA 外扩 I/O 如下图所示，其中 VIN 为电源输入。



15. 其他资源

为了便于日常调试，iCore2 板载了一些按键、LED。其资源分配如下。

- 电源指示 LED，接于 3.3V 上；
- ARM 应急复位按键，连接于 ARM 复位脚上；
- 一个独立按键，连接于 ARM 的 PC8 上；
- 一个独立 LED 指示，连接于 ARM 的 PC7 上；
- 一个独立的 LED，连接于 FPGA 的 J6 上。
- 独立的 USB 接口，其作用有二：一时为系统供电，二是连接于 STM32 的 USB 接口上，可以进行 USB 通信。
- FPGA 重加载按键，通过按下此按键我们可以重新把 EPCS 内的固件加载到 FPGA 内。

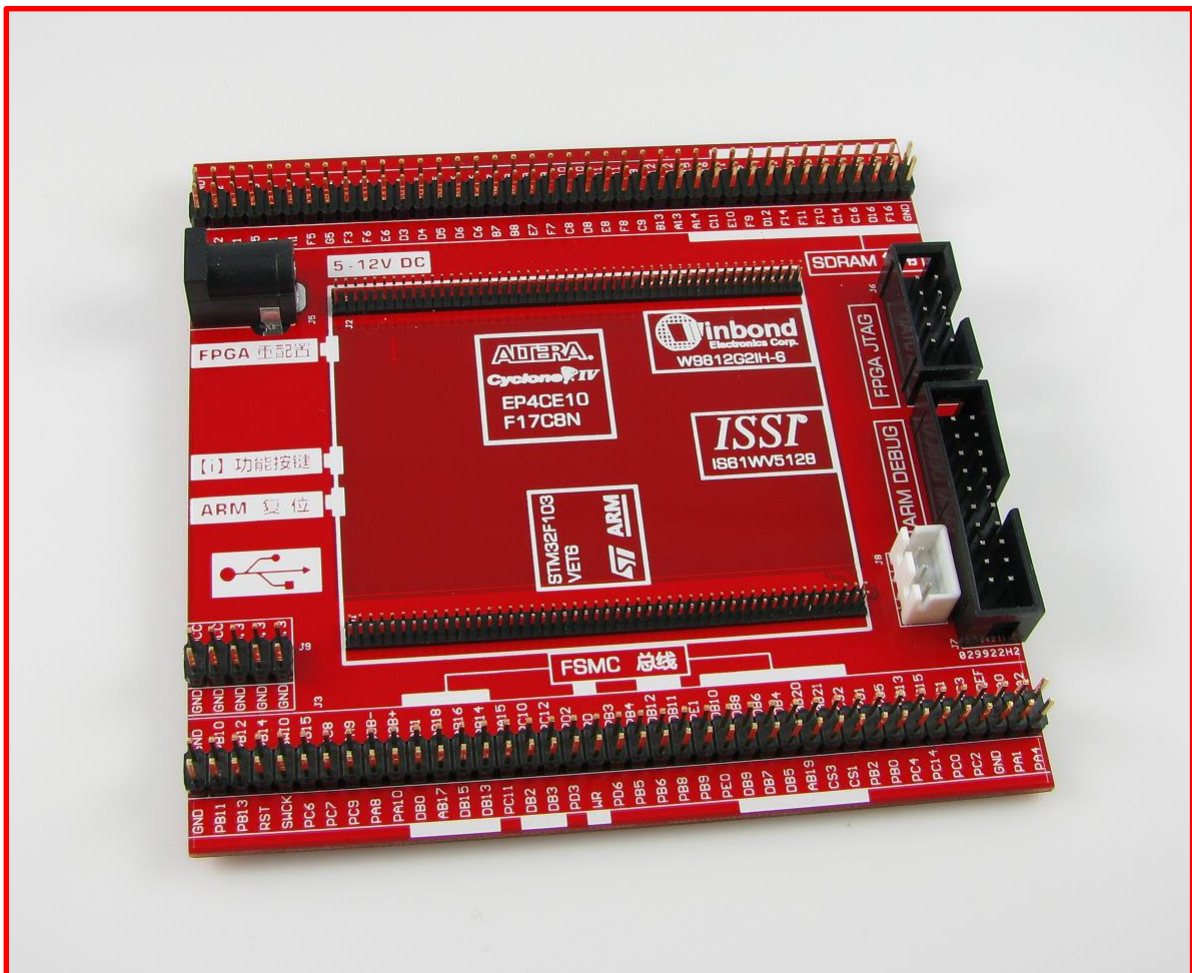
由于 iCore2 板载的接口、按键等均为精密元器件，所以使用时一定小心轻按，注意不要损坏。

16. 试验底板

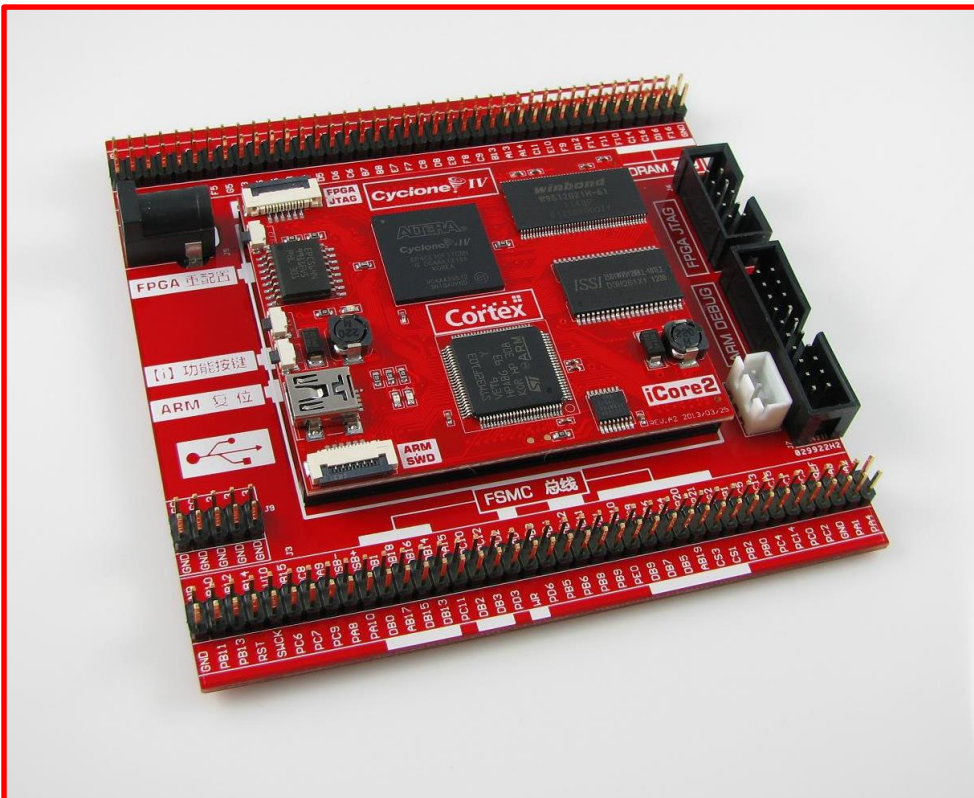
为了便于日常测试、调试，iCore2 标配一个实验底板，其主要功能有下面几个。

- 板载 DC 输入口，可为系统供电，输入范围为 5~12V；
- 板载 FPGA 下载口；可连接 USB Blaster，平常调试时推荐使用此接口；
- 板载 SWD 下载口；包含 20p 和 3p 的连接器，可连接 JLINK 等调试器；
- 外扩标准 2.54 双排排针，用于扩展 ARM / FPGA IO 口，具体引脚配置可参考资料包文档或者 PCB 丝印。

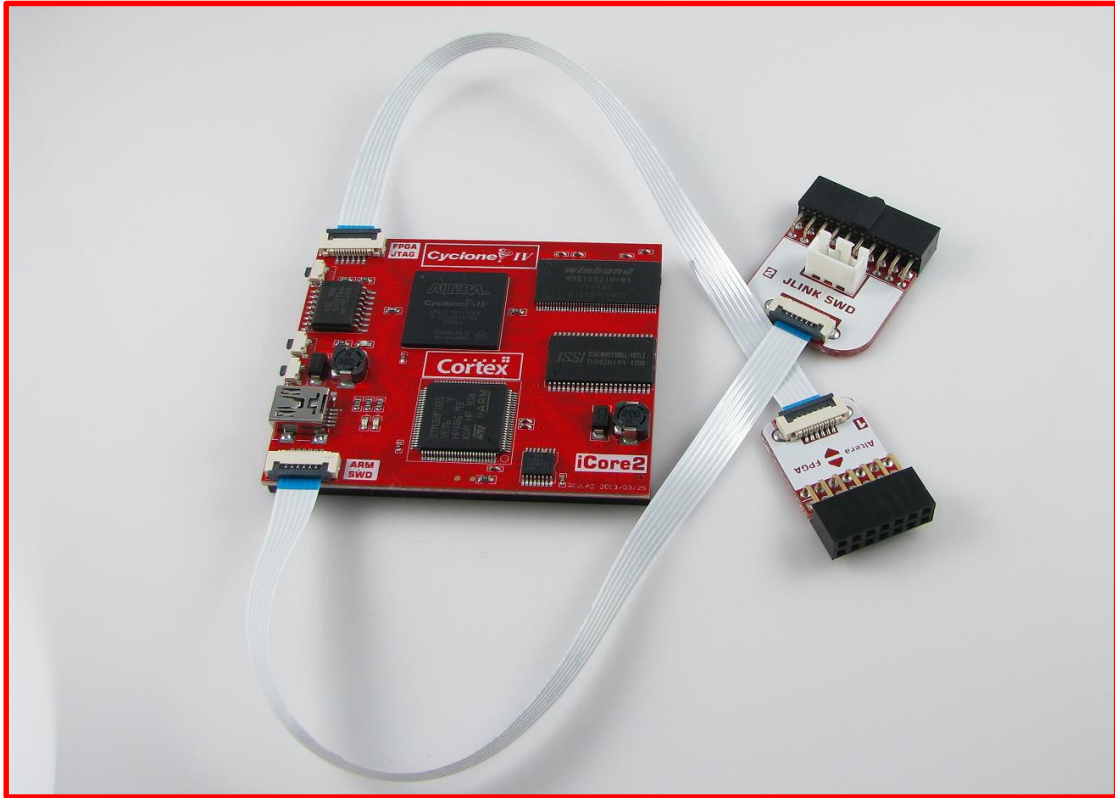
需要注意的是，iCore2 与底板连接、拆开时，一定要小心，不要折弯排针。拆开时可从四周慢慢一点点撬开，撬开时也需注意不要把支点放到 iCore2 板载的器件（包括按键、接口等）上。



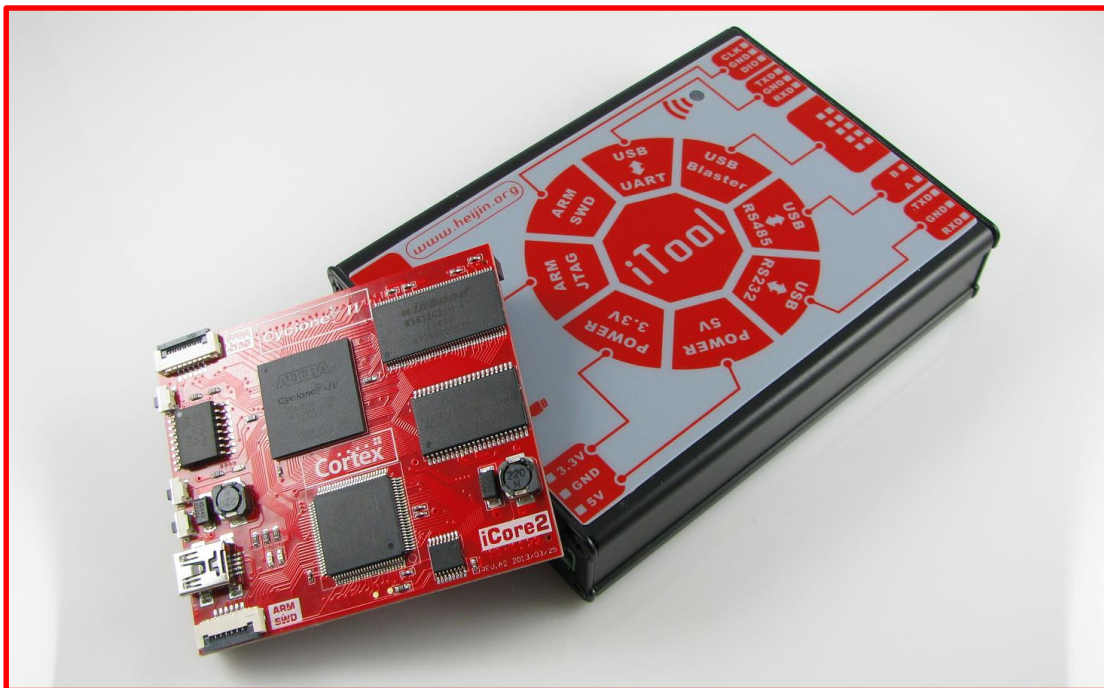
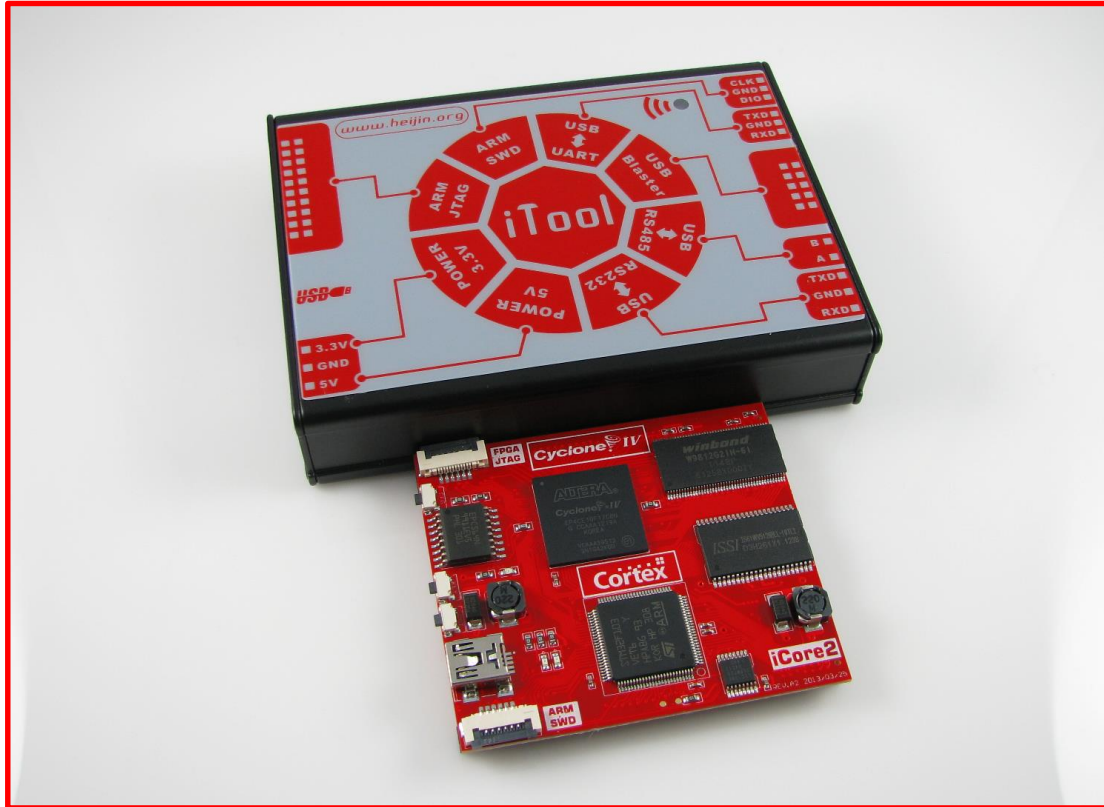
17. 附图一：包装及底板图



18. 附图二：转接板图



19. 附图三：与 iTool 合影



E.V.Studio

QQ 群：

[Group A] 204255896 (1000 人，未满)

[Group B] 165201798 (500 人，满)

[Group C] 215053598 (200 人，满)

[Group D] 215054675 (200 人高级群)

[Group E] 215055211 (200 人，满)

[Group F] 78538605 (200 人高级群)

[Group G] 158560047 (500 人，满)

淘宝：<http://i-board.taobao.com>

博客：<http://XiaomaGee.cnblogs.com>

Copyright ©2013-2015 E.V. Stdio All Rights Reserved.